

En este documento se presenta la guía de estudio de la asignatura. Esta guía incluye la planificación de las distintas sesiones de clase, el contenido que se va a impartir, y algunas directrices con el material para el trabajo personal del estudiante. En la columna “Tipo” se especifica el tipo de contenido que se impartirá en esa sesión (T = Teoría, E = Ejercicios, P = Prácticas).

PRIMERA PARTE DE LA ASIGNATURA – CIRCUITOS COMBINACIONALES					
Fecha	Sesión	Temario	Tipo	Contenido	Material necesario
13/09/2023	1	Tema 1	T	Bienvenida. Guía docente y normativa de la asignatura. Introducción al computador Von Neumann. Terminología. Introducción a los sistemas digitales.	Transparencias Tema 0. Transparencias Tema 1.
15/09/2023	2	Tema 2	T y E	Sistemas de numeración. Decimal, binario, octal y hexadecimal. Cambios de base. Aritmética sin signo y con signo.	Transparencias Tema 2. Realizar ejercicios de cambio de base propuestos en las diapositivas.
20/09/2023	3	Tema 3	T	Introducción a los dispositivos hardware. FPGA vs. ASIC. Flujo de diseño hardware. Herramientas para el diseño hardware. Introducción a VHDL.	Transparencias Tema 3. Instalar el software Xilinx Vivado en su equipo personal o utilizar el ya disponible en myApps.
22/09/2023	4	Tema 3	P	Práctica 1 – Introducción al software de prácticas Xilinx Vivado. Funcionalidades del software Xilinx Vivado. Circuitos de ejemplo.	Guion de la práctica 1. Códigos del repositorio de Github de esta práctica. Implementar los circuitos diseñados en una FPGA para validar su funcionamiento.
27/09/2023	5	Tema 4	T	Propiedades y teoremas del álgebra de Boole. Aplicación del álgebra de Boole a las puertas lógicas.	Transparencias Tema 4. Puntos 1 a 3.
29/09/2023	6	Tema 4	E	Implementación de puertas lógicas en VHDL.	Transparencias Tema 4. Punto 4. Ejercicios 1, 2 y 3 de la hoja de ejercicios.
04/10/2023	7	Tema 5	T	Representación de funciones lógicas. Tablas de verdad. Minimización de funciones lógicas mediante mapas de Karnaugh.	Transparencias Tema 5.

06/10/2023	8	Tema 5	P	Práctica 2 – Diseñar circuitos combinacionales en VHDL basados en puertas lógicas a partir de su función lógica, su tabla de verdad o su esquemático.	Guion de la práctica 2. Códigos del repositorio de Github de esta práctica. Implementar los circuitos diseñados en una FPGA para validar su funcionamiento.	
11/10/2023	9	Tema 5	E	Representación de funciones lógicas. Tablas de verdad. Minimización de funciones lógicas mediante mapas de Karnaugh.	Realizar los ejercicios y demostraciones de las transparencias del Tema 5 y similares.	
13/10/2023	10	Tema 5	P	Práctica 3 – Diseñar circuitos combinacionales minimizados en VHDL para aprender el uso del mapa de Karnaugh. Medición de tiempos de propagación con Xilinx Vivado.	Guion de la práctica 3. Códigos del repositorio de Github de esta práctica. Implementar los circuitos diseñados en una FPGA para validar su funcionamiento.	
18/10/2023	11	Tema 6	T y E	Módulos combinacionales básicos 1. Codificadores, decodificadores, multiplexores y demultiplexores. Implementación de funciones lógicas con estos módulos combinacionales. Diseño de circuitos en VHDL con estos módulos.	Transparencias Tema 6. Puntos 1 y 2. Ejercicios 4 y 5 de la hoja de ejercicios.	
20/10/2023	12	Tema 6	P	Práctica 4 – Diseñar circuitos combinacionales basados en decodificadores y multiplexores en VHDL.	Guion de la práctica 4. Códigos del repositorio de Github de esta práctica. Implementar los circuitos diseñados en una FPGA para validar su funcionamiento.	
25/10/2023	13	Tema 6	T y E	Módulos combinacionales básicos 2. Circuitos aritméticos y memorias ROM. Concepto de modularidad en VHDL.	Transparencias Tema 6. Puntos 3 a 5. Ejercicios 6 al 11 de la hoja de ejercicios.	
27/10/2023	14	Tema 6	P	Práctica 5 – Diseñar circuitos combinacionales aritméticos y de almacenamiento de información en VHDL. Diseño modular en VHDL.	Guion de la práctica 5. Códigos del repositorio de Github de esta práctica. Implementar los circuitos diseñados en una FPGA para validar su funcionamiento.	
01/11/2023	15	Festivo				
03/11/2023	16	EXAMEN PARCIAL DE CIRCUITOS COMBINACIONALES				

SEGUNDA PARTE DE LA ASIGNATURA – CIRCUITOS SECUENCIALES						
Fecha	Sesión	Temario	Tipo	Contenido	Material necesario	
08/11/2023	17	Tema 7	T	Biestables. Tipos y propiedades. Procesos en VHDL.	Transparencias Tema 7. Punto 1 y 2. Ejercicios 12 y 13 de la hoja de ejercicios.	
10/11/2023	18	Tema 7	E	Simulación en VHDL: el testbench.	Transparencias Tema 7. Puntos 3 y 4. Ejercicios 14 al 20 de la hoja de ejercicios.	
15/11/2023	19	Tema 8	T	Máquinas de estados finitos. Síntesis y análisis de máquinas de estados finitos.	Transparencias Tema 8.	
17/11/2023	20	Tema 7	P	Práctica 6 – Implementación de distintos tipos de biestables en VHDL.	Guion de la práctica 6. Códigos del repositorio de Github de esta práctica. Implementar los circuitos diseñados en una FPGA.	
22/11/2023	21	Tema 8	E	Máquinas de estados finitos. Síntesis y análisis de máquinas de estados finitos en VHDL.	Ejercicios 21 al 24 de la hoja de ejercicios.	
24/11/2023	22	Tema 7	P	Práctica 7 – Realización de testbenches para simular circuitos combinacionales y secuenciales.	Guion de la práctica 7. Códigos del repositorio de Github de esta práctica.	
29/11/2023	23	Tema 9	T	Módulos secuenciales básicos: Registros y contadores	Transparencias Tema 9.	
01/12/2023	24	Tema 8	P	Práctica 8 – Implementación de máquinas de estado de Moore y Mealy en VHDL a partir de su diagrama y de sus ecuaciones lógicas.	Guion de la práctica 8. Códigos del repositorio de Github de esta práctica. Implementar los circuitos diseñados en una FPGA.	
06/12/2023	25	Festivo				
08/12/2023	26					
13/12/2023	27	Tema 9	E	Ejercicios de registros y contadores.	Ejemplos de las diapositivas del Tema 9 y ejercicio 25 de la hoja de ejercicios.	
15/12/2023	28	Tema 9	P	Práctica 9 – Implementación en VHDL de módulos secuenciales basados en registros. Implementación en VHDL de contadores.	Guion de la práctica 9. Códigos del repositorio de Github de esta práctica. Implementar los circuitos diseñados en una FPGA.	
20/12/2023	29	Tema 10	T	Estructura de un computador sencillo: ruta de datos y unidad de control.	Transparencias Tema 10.	
22/12/2023	30	Tema 10	P	Práctica 10 – Simulación de un microprocesador sencillo.	Guion de la práctica 10. Códigos del repositorio de Github de esta práctica.	